

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-135043

(43)Date of publication of application : 26.05.1989

(51)Int.Cl.

H01L 21/88

(21)Application number : 62-293846

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 20.11.1987

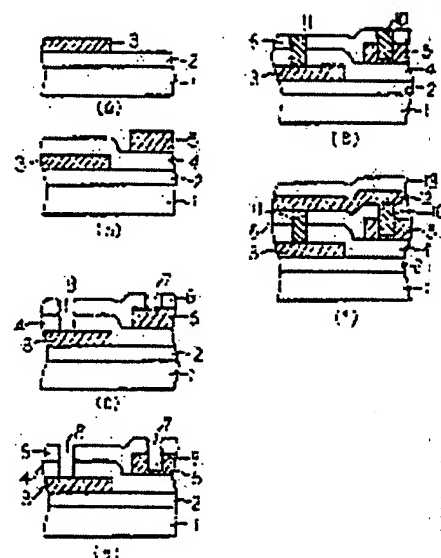
(72)Inventor : MATSUOKA FUMITOMO

## (54) FORMATION OF MULTILAYER INTERCONNECTION

### (57)Abstract:

**PURPOSE:** To prevent any wiring from being broken and a 'blow hole' from being produced by forming a connection hole with a first wiring passage and a connection hole with a second wiring passage such that the depths of those connection holes are substantially equal to each other, and forming a third wiring passage composed of a metal coating for connecting a connecting path with the first wiring passage with a connecting part with the second wiring passage on a semiconductor substrate, on which said connecting paths have been formed.

**CONSTITUTION:** A connection hole 8 with a wiring passage 3 and a connection hole 7 with a wiring passage 5 are formed such that depths of said holes are substantially equal to each other, and metal (tungsten) is deposited in those connection holes 7 and 8 using a vapor growth method to burry those holes, whereby connection paths 10 and 11 are formed. Moreover, when a part 9 positioned at the bottom of the connecting path 7 of the wiring passage 5 is etched, the etching may be effected such that no metal (aluminum) is left behind on the bottom of the connection hole 7 after the etching provided the thicknesses of an interlayer insulating film 4 and that of the wiring passage 5 are substantially equal to each other. Furthermore, the wiring passage 3 may be formed with a metal material whose etching rate is high, for example with aluminum, and a metal material, whose etching rate is low, for example tungsten may be stuck to a part located at the bottom of the connection hole 8 of the wiring passage 3.



## LEGAL STATUS

[Date of request for examination]

## ⑫ 公開特許公報(A)

平1-135043

⑮ Int. Cl.<sup>4</sup>

H 01 L 21/88

識別記号

庁内整理番号

K-6708-5F

⑬ 公開 平成1年(1989)5月26日

審査請求 有 発明の数 1 (全5頁)

⑭ 発明の名称 多層配線の形成方法

⑰ 特 願 昭62-293846

⑱ 出 願 昭62(1987)11月20日

⑲ 発 明 者 松 岡 史 倫 神奈川県川崎市幸区小向東芝町1 株式会社東芝総合研究

所内

⑳ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

㉑ 代 理 人 弁 理 士 佐 藤 一 雄 外2名

## 明 細 書

## 1. 発明の名称

多層配線の形成方法

## 2. 特許請求の範囲

1. 半導体基板上に金属被膜からなる第1の配線路を形成する第1のステップと、前記第1の配線路が形成された半導体基板上に第1の層間絶縁膜を形成する第2のステップと、前記第1の層間絶縁膜上に金属被膜からなる第2の配線路をその被膜の厚さが前記第1の層間絶縁膜の厚さ以上となるように形成する第3のステップと、前記第2の配線路が形成された半導体基板上に第2の層間絶縁膜を形成する第4のステップと、前記第1および第2の層間絶縁膜の、前記第1および第2の配線路が立体交差していない所定の位置、および前記第2の層間絶縁膜の所定の位置にそれぞれ前記第1の配線路との接続孔および第2の配線路との接続孔を深さがほぼ等しくなるように形成す

る第5のステップと、深さのほぼ等しくなった前記接続孔に金属を堆積させ、前記接続孔を金属で埋めて第1の配線路との接続路および第2の配線路との接続路を形成する第6のステップと、前記第1の配線路との接続路、および第2の配線路との接続路が形成された半導体基板上にこれらの接続路を接続する金属被膜からなる第3の配線路を形成する第7のステップとを備えていることを特徴とする多層配線の形成方法。

2. 前記第6のステップにおいて気相成長法を用いることを特徴とする特許請求の範囲第1項記載の多層配線の形成方法。

3. 前記第5のステップは、前記第2の層間絶縁膜の所定の位置に第2の配線路との接続孔を開孔し、この接続孔が開孔された前記第2の層間絶縁膜をマスクにして前記第2の配線路との接続孔の底部に位置する前記第2の配線路を前記第1の層間絶縁膜の厚さにほぼ等しい深さだけエッチングした後、前記第1の配線路との接続孔を開孔することからなることを特徴とする特許請求の範